

COPY OF PAPERS
ORIGINALLY FILED

RECEIVED

AUG 05 2002

Technology Center 2100

PATENT

Docket No. JCLA7148

page 1



IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of : JIIN LAI et al.

Application No. : 10/055,558

Filed : January 22, 2002

DATA TRANSMISSION SEQUENCING
METHOD ASSOCIATED WITH BRIDING
For : DEVICE AND APPLICATION SYSTEM

Examiner :

Certificate of Mailing

I hereby certify that this correspondence and all marked attachments are being deposited with the United States Postal Service as certified first class mail in an envelope addressed to: Assistant Commissioner for Patents, Washington, D.C. 20231, on

July 23, 2002

(Date)

Jiawei Huang, Reg. No. 43,330

ASSISTANT COMMISSIONER FOR PATENTS
WASHINGTON, D.C. 20231

Sir:

Transmitted herewith is a certified copy of Taiwan Application No. **90113546** filed on **June 05, 2001**.

A return prepaid postcard is also included herewith.

It is believed no fee is due. However, the Commissioner is authorized to charge any fees required, including any fees for additional extension of time, or credit overpayment to Deposit Account No. 50-0710 (Order No. JCLA7148).

Date:

7/23/2002

By:

Jiawei Huang

Registration No. 43,330

Please send future correspondence to:

J. C. Patents

4 Venture, Suite 250

Irvine, California 92618

(949) 660-0761

247148

10/055,558



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereu

申 請 日：西元 2001 年 06 月 05 日
Application Date

申 請 案 號：090113546
Application No.

申 請 人：威盛電子股份有限公司
Applicant(s)

RECEIVED

AUG 05 2002

Technology Center 2100

CERTIFIED COPY OF
PRIORITY DOCUMENT

局 長
Director General

陳 明 邦

發文日期：西元 2001 年 6 月
Issue Date

發文字號：09011009081
Serial No.



申請日期	
案 號	
類 別	

A4
C4

(以上各欄由本局填註)

發 明 專 利 說 明 書		
一、發明 新型名稱	中 文	資料傳輸順序的方法、使用其之橋接裝置、及其應用之系統
	英 文	
二、發明 創作人	姓 名	1 賴瑾 2 蔡兆爵 3 蔡奇哲 4 莊文豪 5 蘇俊源
	國 籍	中華民國
	住、居所	1 台北市辛亥路 7 段 69 巷 19 號 4 樓 2 台北市南京東路五段 251 巷 50 弄 5-3 號 3 高雄縣仁武鎮竹後村水管路 15 巷 144 弄 39 號 4 新竹市勝利路 231 號 5 台北縣新店市中正路 533 號 8 樓
三、申請人	姓 名 (名稱)	威盛電子股份有限公司
	國 籍	中華民國
	住、居所 (事務所)	台北縣新店市中正路 533 號 8 樓
	代 表 人 姓 名	王雪紅

四、中文發明摘要（發明之名稱： 資料傳輸順序的方法、使用其之
橋接裝置、及其應用之系統）

本發提供一種資料傳輸順序的方法，使得連接在橋接裝置上的主匯流排到次匯流排的資料讀取動作，不需等待延遲寫入資料緩衝區的寫入資料在主匯流排上完成傳送的動作，即可先在次匯流排空出時發動資料讀取週期。此外，在主匯流排發動資料讀取動作到次匯流排的同時，次匯流排仍可利用時間空檔發動新的資料寫入動作到橋接裝置中，而不需要等待上述的資料讀取動作先完成。這樣的傳輸順序的機制，可消除傳統的傳輸順序的機制中的一些必要停滯時段，以達到提昇資料傳輸速率的目的。

英文發明摘要（發明之名稱：）

（請先閱讀背面之注意事項再填寫本頁各欄）

裝

訂

線

五、發明說明(|)

本發明是有關於資料傳輸順序，且特別是有關於一種匯流排間的橋接裝置，以及其中用來確保資料資料傳輸順序的方法。

在現有的電腦系統中，橋接裝置是很常見的硬體裝備。各種匯流排可透過橋接裝置的連接達到傳輸資料的目的。爲了加速資料傳輸的速率，建立延遲寫入的緩衝區是有其必要性的。也因此，爲了確保資料傳輸的正確性，我們就必須進行資料傳輸順序的動作。第1圖係顯示一般傳統的橋接裝置以及其連接之匯流排所處理的讀寫動作示意圖。如第1圖所示，在現有的電腦系統中，橋接裝置180至少連接一條主匯流排100(primary Bus，或稱之爲第一匯流排)和一條次匯流排110(secondary Bus，或稱之爲第二匯流排)。而發生於此橋接裝置180的典型讀寫週期包括：主匯流排到次匯流排的寫入動作170(primary to secondary write，以下簡稱爲PS_w)、主匯流排到次匯流排的讀取動作150(primary to secondary read，以下簡稱爲PS_r)、次匯流排到主匯流排的寫入動作160(secondary to primary write，以下簡稱爲SP_w)、以及次匯流排到主匯流排的讀取動作140(secondary to primary read，以下簡稱爲SP_r)。習知的電腦系統中，橋接裝置在處理資料傳輸時是使用一種典型且簡單的資料傳輸順序，其在處理一個讀取資料的動作時，會先確定所有在延遲寫入資料緩衝區(Write Buffer)120,130中的資料都已經被傳送。也就是說，如果在幾個寫入動作之後發生一個讀取資料的動作，這個讀取資

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明（2）

料的動作必須在之前被延遲的寫入資料動作都完成後才能繼續進行。

第2圖係顯示一種習知的橋接裝置所連接之各個匯流排上的讀寫週期時間示意圖。請同時參照第1圖與第2圖，如果次匯流排到主匯流排有兩個寫入動作，在次匯流排上就會出現SP_w[0]以及SP_w[1]兩個時序週期，此時在主匯流排上出現一個主匯流排到次匯流排讀取資料動作的請求在主匯流排上發生，所以在主匯流排上就會出現PS_r_a的時序週期（也就是PS_r的位址發送階段），習知的橋接裝置為了達到資料的傳輸順序，橋接裝置會先制止次匯流排上所有後續的動作（也就是SP_w或者SP_r），而且同時，這個PS_r讀取資料的動作也必須等待所有在次匯流排到主匯流排的延遲寫入資料緩衝區的寫入資料都被送至主匯流排上之後，亦即主匯流排上出現SP_w[0]以及SP_w[1]的時序週期後，才能被發送至次匯流排上，故此時次匯流排上就會出現第一段時間的停滯。

當這個讀取資料的動作被發送至次匯流排上，亦即在次匯流排上出現PS_r時序週期時，主匯流排由於在等候讀取回傳資料，故主匯流排上就會出現第二段時間的停滯。當橋接裝置將回傳資料傳給主匯流排，亦即在主匯流排上出現PS_r_d時序週期（也就是PS_r的資料處理階段）時，次匯流排又由於在等候讀取回傳資料確實被主匯流排上發出此讀取要求的裝置讀走，故次匯流排上就會出現第三段時間的停滯。然後才恢復後續的次匯流排到主匯流排寫入

（請先閱讀背面之注意事項再填寫本頁）

裝
訂
線

五、發明說明(3)

要求，例如次匯流排上出現SP_w[2]以及SP_w[3]等的時序週期。綜上所述，我們可以看到這樣的資料傳輸順序將會造成三個停滯時段，而降低資料傳輸的速率。

本發明提供一種資料傳輸順序，使得連接在橋接裝置上的主匯流排到次匯流排的資料讀取動作，不需等待延遲寫入資料緩衝區的資料在主匯流排上完成資料傳送動作，即可先在次匯流排空出時發動資料讀取週期。此外，在主匯流排發動資料讀取動作到次匯流排的同時，次匯流排仍可利用時間空檔發動新的資料寫入動作到橋接裝置中，而不需要等待上述的資料讀取動作先完成。這樣的資料傳輸順序，可消除上述傳統的資料傳輸順序的停滯時段，以達到提昇資料傳輸速率的目的。

為達上述及其他目的，本發明提供一種資料傳輸順序的方法包括：當第一匯流排欲透過橋接裝置在第二匯流排發動第一到第二匯流排的資料讀取動作時，記錄第二到第一匯流排延遲寫入資料緩衝區中尚未完成之多筆寫入資料。接著，暫存第一到第二匯流排的資料讀取動作在第二匯流排執行後所得到的回傳資料。再來，當多個寫入資料傳送至第一匯流排後，繼續地將回傳資料送至第一匯流排。

為達上述及其他目的，本發明提供一種橋接裝置，此橋接裝置包括：延遲寫入的資料緩衝區，用以暫存尚未完成由第二匯流排傳送至第一匯流排之多筆寫入資料。以及，第一到第二匯流排的讀取資料暫存緩衝區，用以在執行第

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(4)

一到第二匯流排的資料讀取動作後暫存由第二匯流排傳送的回傳資料，並在這些寫入資料輸出至第一匯流排之後，繼續地將回傳資料送至第一匯流排。

為達上述及其他目的，本發明提供一種資料傳輸順序的系統，此系統包括：第一匯流排，第二匯流排，以及橋接裝置。其中，當第一匯流排透過橋接裝置發動第一到第二匯流排的資料讀取動作到第二匯流排時，橋接裝置在第二匯流排獲得回傳資料，並且橋接裝置會將第一到第二匯流排的資料讀取動作發生之前所要輸出的多筆寫入資料傳送至第一匯流排之後繼續地傳送回傳資料至第一匯流排。

如此一來，此系統可消除發生的停滯時段，並同時達到資料傳輸順序的需求。

為讓本發明之上述和其他目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

圖式之簡單說明：

第1圖係顯示一種習知的橋接裝置以及其所連接之匯流排系統上的各種讀寫週期。

第2圖係顯示一種習知的橋接裝置所連接之各個匯流排上的讀寫週期時間示意圖。

第3圖係顯示根據本發明較佳實施例之橋接裝置以及其所連接之匯流排系統上的各種讀寫週期。

第4圖係顯示根據本發明較佳實施例之橋接裝置所連接之各個匯流排上的讀寫週期時間示意圖。

五、發明說明 (5)

圖式標號之簡單說明：

- 100主匯流排(簡稱為P)
- 110次匯流排(簡稱為S)
- 120 主匯流排到次匯流排的延遲寫入資料緩衝區
- 130 次匯流排到主匯流排的延遲寫入資料緩衝區
- 140 次匯流排到主匯流排的讀取動作
- 150 主匯流排到次匯流排的讀取動作
- 160 次匯流排到主匯流排的寫入動作
- 170 主匯流排到次匯流排的寫入動作
- 180,280 橋接裝置
- 190 主匯流排到次匯流排的清除指標暫存器
- 200 次匯流排到主匯流排讀取動作的鎖住控制邏輯
- 210 次匯流排到主匯流排讀取資料的暫存緩衝區
- 220 次匯流排到主匯流排的清除指標暫存器
- 230 主匯流排到次匯流排讀取動作的鎖住控制邏輯
- 240 主匯流排到次匯流排讀取資料的暫存緩衝區

實施例

第3圖所示，為根據本發明一較佳實施例之橋接裝置以及其所連接之匯流排系統上的各種讀寫週期。橋接裝置280連接一個主匯流排100和一個次匯流排110。橋接裝置280中包含一個次匯流排到主匯流排的延遲寫入資料緩衝區(S to P Write Buffer)130。當主匯流排100欲透過該橋接裝置發動一個主匯流排到次匯流排的資料讀取動作150時，不

五、發明說明(6)

論次匯流排到主匯流排的延遲寫入資料緩衝區130中是否還有尚未完成的寫入資料，該橋接裝置280都會在次匯流排110無人使用時立刻執行這個資料讀取動作。之後，次匯流排110也仍然可以繼續發動次匯流排到主匯流排的資料寫入動作160到該橋接裝置中的次匯流排到主匯流排之延遲寫入的資料緩衝區130中。

此橋接裝置280還包括一個主匯流排到次匯流排的延遲寫入的資料緩衝區(P to S Write Buffer)120。當次匯流排110欲透過該橋接裝置280發動一個次匯流排到主匯流排的資料讀取動作140時，不論主匯流排到次匯流排的延遲寫入資料緩衝區120中是否有一些尚未完成的寫入資料，橋接裝置280都會在主匯流排100無人使用時立刻執行這個資料讀取動作。之後，主匯流排100仍然可以繼續發動主匯流排到次匯流排的資料寫入動作170到該橋接裝置280中的主匯流排到次匯流排之延遲寫入資料緩衝區120中。

除此之外，此橋接裝置280更包括一個次匯流排到主匯流排的清除指標暫存器(S to P Flush Flag Buffer)220，其對應到次匯流排到主匯流排的延遲寫入的資料緩衝區130並記錄為狀態資訊。橋接裝置280還包括一個主匯流排到次匯流排的讀取動作鎖住控制單元(Block Logic for P to S read)230，其監控次匯流排到主匯流排的清除指標暫存器220的狀態資訊。此橋接裝置還包括一個主匯流排到次匯流排的讀取資料暫存緩衝區(Hold Buffer for P to S read)240，用以儲存次匯流排110所傳送過來的回傳資料，並且，其接

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明 (7)

收由主匯流排到次匯流排的讀取動作鎖住控制單元230傳來的控制訊號。次匯流排到主匯流排的清除指標暫存器220會儲存目前存在於次匯流排到主匯流排延遲寫入的資料緩衝區130中資料的狀態資訊，而主匯流排到次匯流排的讀取動作鎖住控制單元230會依照這些狀態資訊產生控制訊號，輸出給主匯流排到次匯流排的讀取資料暫存緩衝區240，是以決定其中所儲存的資料可否被傳送至主匯流排。

此外，橋接裝置280更包括一個主匯流排到次匯流排的清除指標暫存器(P to S Flush Flag Buffer)190，其對應至主匯流排到次匯流排的延遲寫入的資料緩衝區120並記錄為狀態資訊。此橋接裝置280還包括一個次匯流排到主匯流排的讀取動作鎖住控制單元(Block Logic for S to P read)200，其監控主匯流排到次匯流排的清除指標暫存器190的狀態資訊。此橋接裝置180還包括一個次匯流排到主匯流排的讀取資料暫存緩衝區(Hold Buffer for S to P read)210，用以儲存主匯流排100所傳送過來的回傳資料，並且，其接收由次匯流排到主匯流排的讀取動作鎖住控制單元200所傳來的控制訊號。其中，主匯流排到次匯流排的清除指標暫存器190會儲存目前存在於主匯流排到次匯流排延遲寫入資料緩衝區120中資料的狀態資訊，而次匯流排到主匯流排的讀取動作鎖住控制單元200會依照這些狀態資訊產生控制訊號，輸出給次匯流排到主匯流排的讀取資料暫存緩衝區210，是以決定其中所存放的資料可否被傳送至次匯流排110上。

五、發明說明 (8)

熟悉此技藝者不難知曉，當主匯流排到次匯流排的延遲寫入資料緩衝區120是以循序的方式消化其中的待寫入資料時，主匯流排到次匯流排的清除指標暫存器190與次匯流排到主匯流排讀取動作的鎖住控制邏輯200可以使用計數器來取代其功能。每當有一筆次匯流排到主匯流排的讀取要求發生時，計數器就可以記錄目前主匯流排到次匯流排的延遲寫入資料緩衝區120中待寫資料的數目，並在每一筆待寫資料被消化掉之後，將計數器遞減，等到計數器歸零後，才將存放在次匯流排到主匯流排讀取資料的暫存緩衝區210的回傳資料傳給次匯流排。

熟悉此技藝者不難知曉，當主匯流排到次匯流排的延遲寫入資料緩衝區120不一定以循序的方式消化其中的待寫入資料時，次匯流排到主匯流排讀取動作的鎖住控制邏輯200的實作方式可以是複製主匯流排到次匯流排的清除指標暫存器190的內容。每當有一筆次匯流排到主匯流排的讀取要求發生時，次匯流排到主匯流排讀取動作的鎖住控制邏輯200就為這筆讀取動作複製一份主匯流排到次匯流排的清除指標暫存器190的內容，並在每一筆待寫資料被消化掉之後，將該筆資料相對應的清除指標暫存器清除，直到所有的清除指標暫存器都被清除後，才將存放在次匯流排到主匯流排讀取資料的暫存緩衝區210的回傳資料傳給次匯流排。

第4圖係顯示根據本發明較佳實施例之橋接裝置所連接之各個匯流排上的讀寫週期時間示意圖。請同時參照第3

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(9)

圖與第4圖，如果次匯流排到主匯流排有兩個寫入動作，在次匯流排上就會出現SP_w[0]以及SP_w[1]兩個時序週期，並且將寫入資料置於次匯流排到主匯流排的延遲寫入的資料緩衝區130，而次匯流排到主匯流排的清除指標暫存器220會指示出有二筆資料要寫入主匯流排，而在此時，在主匯流排上有一個主匯流排到次匯流排讀取資料動作的請求在主匯流排上發生，於是，在主匯流排上就會出現PS_r_a的時序週期。

依照本實施例，橋接裝置280由於具有清除指標暫存器220、鎖住控制邏輯230、以及讀取資料暫存緩衝區240。所以次匯流排將二筆寫入資料放置於主匯流排到次匯流排的延遲寫入的資料緩衝區(SP_w[0]以及SP_w[1]兩個時序週期的動作)之後，會緊接著將讀取的回傳資料放入主匯流排到次匯流排的讀取資料暫存緩衝區240(PS_r時序週期的動作)內。而主匯流排在PS_r_a的時序週期之後，儲存在次匯流排到主匯流排的延遲寫入的資料緩衝區130內的資料就緊接著被輸出至主匯流排上，並且主匯流排到次匯流排讀取動作的鎖住控制邏輯230就會監控次匯流排到主匯流排的清除指標暫存器220的狀態資訊，並在二筆資料寫入主匯流排之後，直接將主匯流排到次匯流排的讀取資料暫存緩衝區240儲存的回傳資料輸出至主匯流排上(PS_r_d時序週期的動作)。

當然，後續只要次匯流排沒有被使用，就可恢復次匯流排到主匯流排寫入要求，例如次匯流排上出現SP_w[2]

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(10)

以及SP_w[3]等的時序週期。綜上所述，此橋接裝置280所使用的資料傳輸順序的方法可避免不必要的停滯時段，提供較高的資料傳輸速率，並仍維持各個資料之間的順序。

再者，本發明橋接裝置可適用於所有的匯流排之間的溝通，這些匯流排包括，PCI匯流排、AGP匯流排、DRAM匯流排、或者CPU匯流排等。

雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

六、申請專利範圍

1.一種資料傳輸順序的方法，其應用於一電腦系統上，該電腦系統包括一橋接裝置、一第一匯流排、以及一第二匯流排，其中，該橋接裝置包括一第二到第一匯流排延遲寫入資料緩衝區，該方法包括下列步驟：

當該第一匯流排欲透過該橋接裝置在該第二匯流排發動一第一到第二匯流排的資料讀取動作時，記錄該第二到第一匯流排延遲寫入資料緩衝區中尚未完成之複數筆寫入資料；

暫存該第一到第二匯流排的資料讀取動作在該第二匯流排執行後所得的一回傳資料；以及

當該些寫入資料傳送至該第一匯流排後，繼續地將該回傳資料送至該第一匯流排。

2.如申請專利範圍第1項所述之資料傳輸順序的方法，其中更提供一第二到第一清除指標暫存器，其內容為該些寫入資料在該第二到第一匯流排延遲寫入資料緩衝區中尚未傳送完成之一狀態資訊。

3.如申請專利範圍第2項所述之資料傳輸順序的方法，其中更提供一第一到第二匯流排讀取動作鎖住控制邏輯，用以根據該狀態資訊，送出一控制訊號。

4.如申請專利範圍第3項所述之資料傳輸順序的方法，其中更提供一第一到第二匯流排讀取資料的暫存緩衝區，用以暫存該回傳資料，並根據該控制訊號將該回傳資料傳送至該第一匯流排。

5.如申請專利範圍第1項所述之資料傳輸順序的方

六、申請專利範圍

法，其中更提供一記數器，用以記錄該第二到第一匯流排延遲寫入資料緩衝區中尚未完成之該些寫入資料，並在該記數器記錄到該些寫入資料已經寫入完成之後，送出一控制訊號。

6.如申請專利範圍第5項所述之資料傳輸順序的方法，其中更提供一第一到第二匯流排讀取資料的暫存緩衝區，用以暫存該回傳資料，並根據該控制訊號將該回傳資料傳送至該第一匯流排。

7.一種橋接裝置，其耦接至一第一匯流排與一第二匯流排，該橋接裝置包括：

一延遲寫入的資料緩衝區，用以暫存尚未完成由該第二匯流排傳送至該第一匯流排之複數筆寫入資料；以及

一第一到第二匯流排的讀取資料暫存緩衝區，用以在執行一第一到第二匯流排的資料讀取動作後暫存由該第二匯流排傳送的一回傳資料，並在該些寫入資料輸出至該第一匯流排之後，繼續地將該回傳資料送至該第一匯流排。

8.如申請專利範圍第7項所述之橋接裝置，其中更包括一第二到第一清除指標暫存器，其內容為該些寫入資料在該第二到第一匯流排延遲寫入資料緩衝區中尚未傳送完成之一狀態資訊。

9.如申請專利範圍第8項所述之橋接裝置，其中更包括一第一到第二匯流排讀取動作鎖住控制邏輯，用以根據該狀態資訊，送出一控制訊號。

10.如申請專利範圍第9項所述之橋接裝置，其中該第

六、申請專利範圍

一到第二匯流排讀取資料的暫存緩衝區，根據該控制訊號將該回傳資料傳送至該第一匯流排。

11.如申請專利範圍第7項所述之橋接裝置，其中更包括一記數器，用以記錄該第二到第一匯流排延遲寫入資料緩衝區中尚未傳送完成之該些寫入資料，並在該記數器記錄到該些寫入資料已經傳送完成之後，送出一控制訊號。

12.如申請專利範圍第11項所述之橋接裝置，其中該第一到第二匯流排讀取資料的暫存緩衝區，根據該控制訊號將該回傳資料傳送至該第一匯流排。

13.一種資料傳輸順序的系統，包括：

- 一第一匯流排；
- 一第二匯流排；以及
- 一橋接裝置；

其中，當該第一匯流排透過該橋接裝置發動一第一到第二匯流排的資料讀取動作到該第二匯流排時，該橋接裝置在該第二匯流排獲得一回傳資料，並且該橋接裝置會將該第一到第二匯流排的資料讀取動作發生之前所要輸出的複數筆寫入資料傳送至該第一匯流排之後繼續地輸出該回傳資料至該第一匯流排。

14.如申請專利範圍第13項所述之資料傳輸順序的系統，其中該橋接裝置包括：

- 一延遲寫入的資料緩衝區，用以暫存該些寫入資料；
- 以及
- 一第一到第二匯流排的讀取資料暫存緩衝區，用以暫

六、申請專利範圍

存該回傳資料。

15.如申請專利範圍第14項所述之資料傳輸順序的系統，其中更包括一第二到第一清除指標暫存器，其內容為該些寫入資料在該第二到第一匯流排延遲寫入資料緩衝區中尚未傳送完成之一狀態資訊。

16.如申請專利範圍第15項所述之資料傳輸順序的系統，其中更包括一第一到第二匯流排讀取動作鎖住控制邏輯，用以根據該狀態資訊，送出一控制訊號。

17.如申請專利範圍第16項所述之資料傳輸順序的系統，其中該第一到第二匯流排讀取資料的暫存緩衝區，根據該控制訊號將該回傳資料傳送至該第一匯流排。

18.如申請專利範圍第14項所述之資料傳輸順序的系統，其中更包括一記數器，用以記錄該第二到第一匯流排延遲寫入資料緩衝區中尚未傳送完成之該些寫入資料，並在該清除指標暫存器記錄到該些寫入資料已經傳送完成之後，送出一控制訊號。

19.如申請專利範圍第18項所述之資料傳輸順序的系統，其中該第一到第二匯流排讀取資料的暫存緩衝區，根據該控制訊號將該回傳資料傳送至該第一匯流排。

20.如申請專利範圍第13項所述之資料傳輸順序的系統，其中該第一匯流排係為一PCI匯流排。

21.如申請專利範圍第13項所述之資料傳輸順序的系統，其中該第一匯流排係為一AGP匯流排。

22.如申請專利範圍第13項所述之資料傳輸順序的系

六、申請專利範圍

統，其中該第一匯流排係為一DRAM匯流排。

23.如申請專利範圍第13項所述之資料傳輸順序的系統，其中該第一匯流排係為一CPU匯流排。

24.如申請專利範圍第13項所述之資料傳輸順序的系統，其中該第二匯流排係為一PCI匯流排。

25.如申請專利範圍第13項所述之資料傳輸順序的系統，其中該第二匯流排係為一AGP匯流排。

26.如申請專利範圍第13項所述之資料傳輸順序的系統，其中該第二匯流排係為一DRAM匯流排。

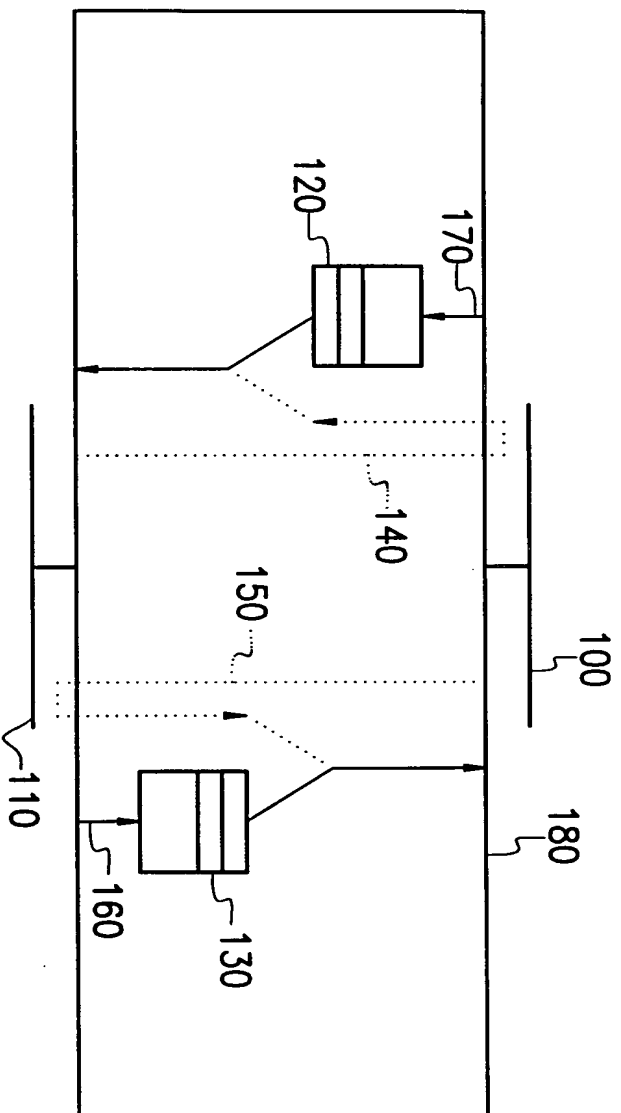
27.如申請專利範圍第13項所述之資料傳輸順序的系統，其中該第二匯流排係為一CPU匯流排。

(請先閱讀背面之注意事項再填寫本頁)

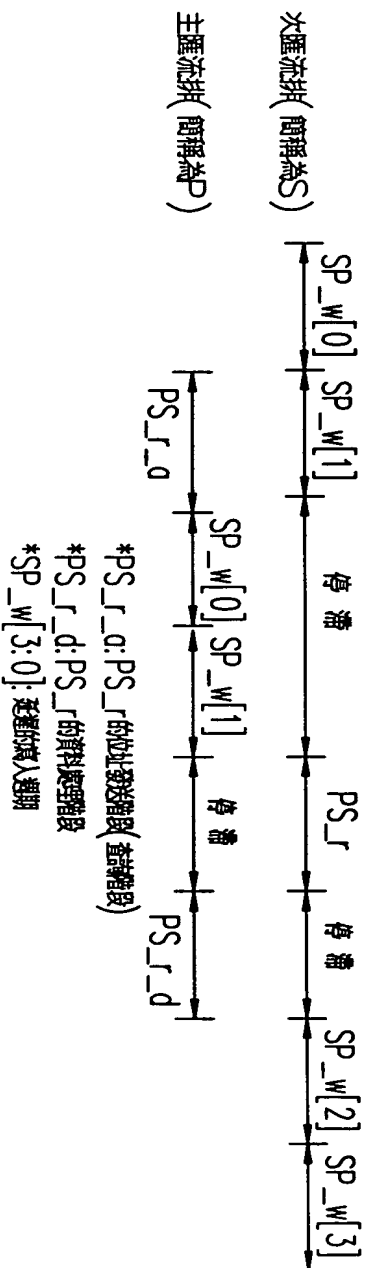
裝

訂

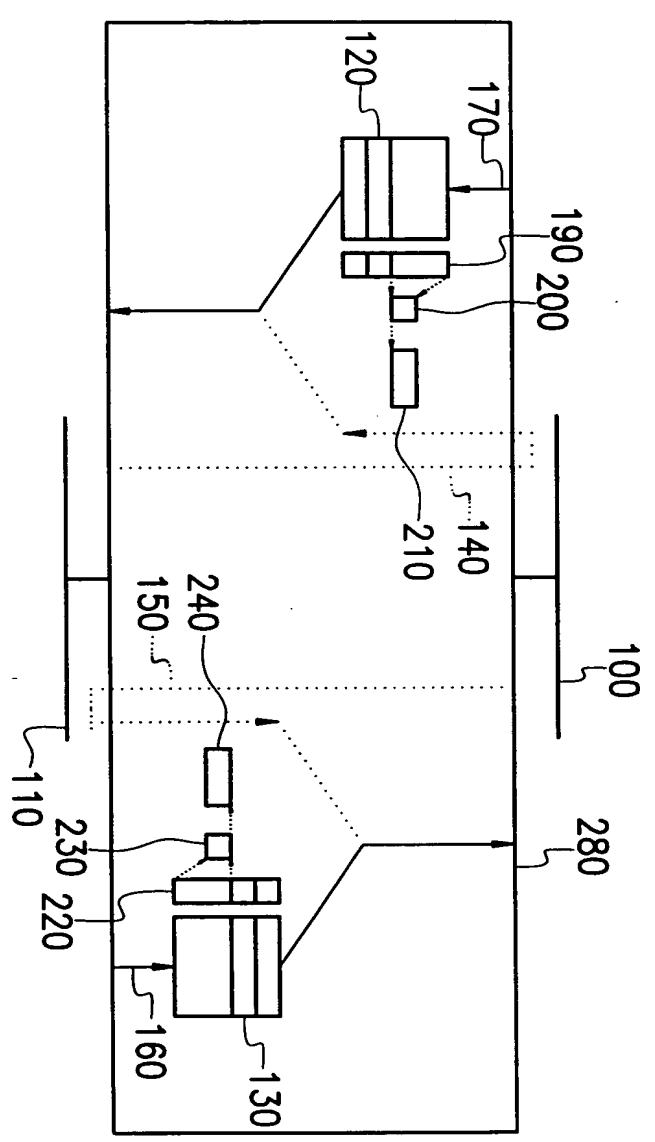
線



第 1 圖



第 2 圖



第 3 圖

次匯流排 (簡稱為 S)

$SP_w[0]$ $SP_w[1]$ PS_r $SP_w[2]$ $SP_w[3]$

主匯流排 (簡稱為 P)

PS_r_d $SP_w[0]$ $SP_w[1]$ PS_r_d

*PS_r_a: PS_r 的地址發送階段 (查核階段)
*PS_r_d: PS_r 的資料處理階段
*SP_w[3:0]: 延遲的填入週期

第 4 圖